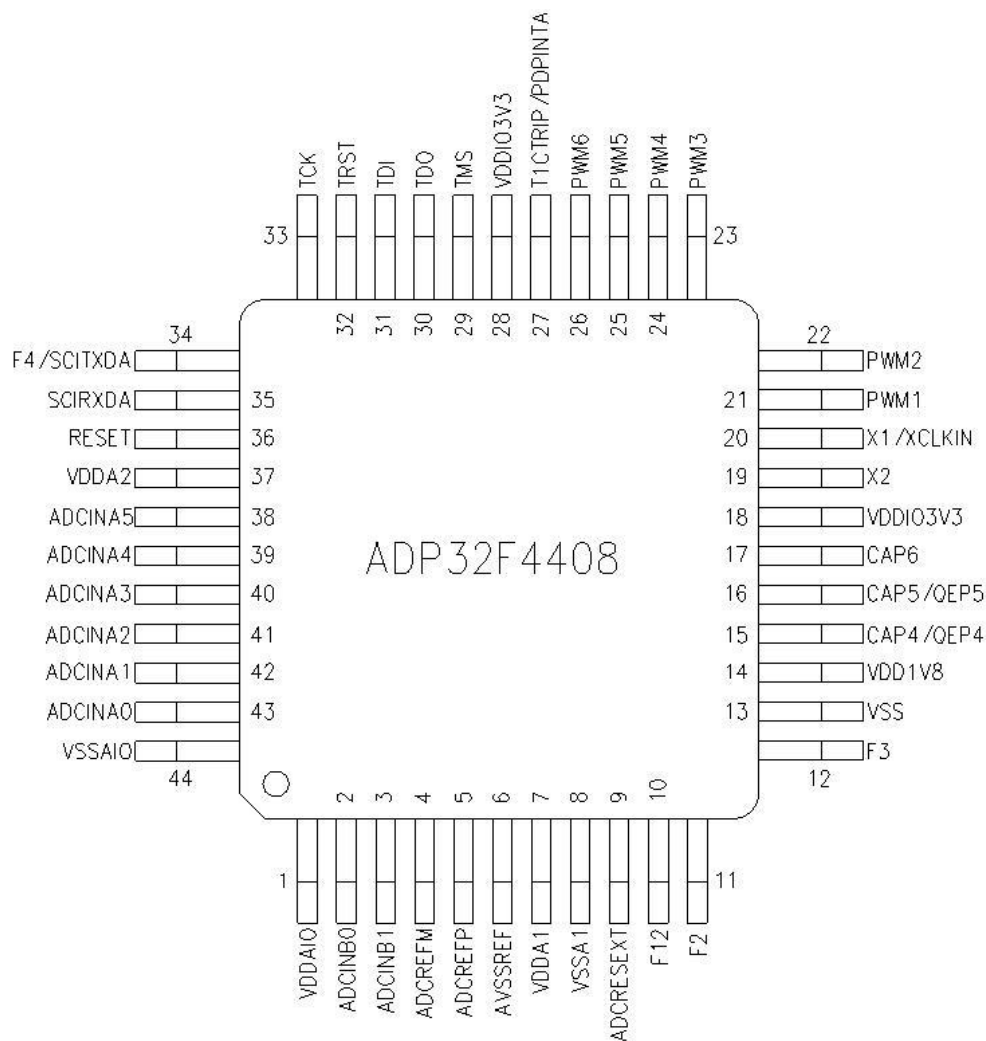


## 1. 产品特征

- ◆ **高性能静态 CMOS 技术**
  - 最高 120MHz 主频（周期 8.33ns）
  - 低功耗设计（I/O 电压 3.3v，内核电压 1.8v）
  - 片内 LDO（3.3v 单电源供电）
- ◆ **JTAG 边界扫描支持**
- ◆ **高性能 32 位 CPU**
  - 16 x 16 和 32 x 32（MAC）运算
  - 16 x 16 双 MAC
  - 哈佛(Harvard)总线架构
  - 快速中断响应和处理
  - 可使用 C/C++和汇编语言高效率编程
- ◆ **片内存储器资源**
  - 高达 128k x 16 闪存（四个 8k x 16 扇区和六个 16k x 16 扇区）
  - L0 和 L1：两块 4k x 16 单访问随机存储空间（SARAM）
  - H0：8k x 16 的单访问随机存储空间（SARAM）
  - M0 和 M1：两块 1k x 16 的单访问随机存储空间（SARAM）
- ◆ **Boot ROM 引导区**
  - 带有软件引导模式
  - 标准算术表
- ◆ **时钟和系统控制**
  - 支持动态锁相环（PLL）分频系数调整
  - 片内振荡器
  - 看门狗定时器
- ◆ **三个 32 位 CPU 定时器**
- ◆ **电机控制外设（PWM 产生电路）**
  - 6 路 PWM(PWM1~PWM6)
  - 3 个捕获单元, 1 个正交编码电路。
  - 1 个功率驱动保护中断引脚 (T1CTRIP\_PDPINTA)
- ◆ **串行通讯外设接口**
  - 1 个 2 线异步串行通信接口（SCI），标准通用异步收发（UART）
- ◆ **12 位 8 通道模数转换器(ADC)**
  - 2 x 6 通道输入复用器
  - 两个采样保持电路
  - 单一/同步转换
  - 快速转换速率：80ns/12.5MSPS
- ◆ **8 个通用 I/O(GPIO)引脚**
- ◆ **先进的仿真功能**
  - 分析和断点功能
  - 基于硬件的实时调试ADP32F4408 Digital Signal Processor
- ◆ **开发工具**
  - ANSI C/C++ 编译器/汇编语言/连接器
  - 支持 Code Composer Studio™ IDE
  - 支持 DSP/BIOS™
  - JTAG 仿真器
- ◆ **低功耗模式和省电模式**
  - 支持 IDLE（空闲）、STANDBY(待机)和 HALT(暂停)模式
  - 可禁用独立外设时钟
- ◆ **封装**
  - 44 引脚 LQFP 封装(引脚间距 0.8mm)
- ◆ **产品等级**
  - 工业级

## 2. 封装引脚分配图



封装引脚图（顶视图）

## 3. 信号说明

序号	引脚名	说明	
1	VDDAIO		3.3V 模拟 I/O 电源引脚
2	ADCINB0	模拟采样	模拟采样 ADCINB0
3	ADCINB1		模拟采样 ADCINB1
4	ADCREFM		ADC 电压基准输出 (1V)。
5	ADCREFP		ADC 电压基准输出 (2V)
6	AVSSREF		ADC 模拟 GND
7	VDDA1		ADC 模拟 3.3V 电源
8	VSSA1		ADC 模拟 GND
9	ADCRESEXT		ADC 外部电流偏置电阻器。
10	F12		GPIOF12

11	F2		GPIOF2
12	F3		GPIOF3
13	VSS		内核与数字 I/O 接地脚。
14	VDD1V8		1.8V 或者 1.9V 内核数字电源引脚
15	CAP4/QEP4	捕获单元	捕捉输入 #4
16	CAP5/QEP5		捕捉输入 #5
17	CAP6		捕捉输入 #6
18	VDDI03V3		3.3V I/O 数字电源引脚
19	X2		振荡器输出
20	X1/XCLKIN		振荡器输入
21	PWM1	PWM	PWM 输出引脚 #1
22	PWM2		PWM 输出引脚 #2
23	PWM3		PWM 输出引脚 #3
24	PWM4		PWM 输出引脚 #4
25	PWM5		PWM 输出引脚 #5
26	PWM6		PWM 输出引脚 #6
27	T1CTRIIP_PDPINTA		功率保护中断输入 A
28	VDDI03V3		3.3V I/O 数字电源引脚
29	TMS	JTAG	JTAG 模式选择
30	TD0		JTAG 串行输出
31	TDI		JTAG 串行输入
32	TRST		JTAG 复位
33	TCK		JTAG 时钟输入
34	F4/SCITXDA	SCI	GPIOF4 或者 SCI 异步串行端口 TX 数据
35	SCIRXDA		SCI 异步串行端口接收数据
36	RESET		器件复位 (输入)
37	VDDA2		ADC 模拟 3.3V 电源
38	ADCINA5	模拟采样	模拟采样 ADCINB5
39	ADCINA4		模拟采样 ADCINB4
40	ADCINA3		模拟采样 ADCINB3
41	ADCINA2		模拟采样 ADCINB2
42	ADCINA1		模拟采样 ADCINB1
43	ADCINA0		模拟采样 ADCINB0
44	VSSAIO		

注：F12, F2, F3, F4/SCITXDA 引脚状态决定启动类型

F4/SCITXDA	F12	F3	F2	模式选择说明
内部上拉	无上拉	无上拉	无上拉	
1	X	X	X	跳转到 Flash 地址 0x3F7FF6
0	0	1	1	调用 SCI_BOOT 从 SCI 加载数据
0	0	1	0	跳转到 H0RAM 的地址 0x3F8000
0	0	0	1	跳转到 OTP 地址 0x3D7800